

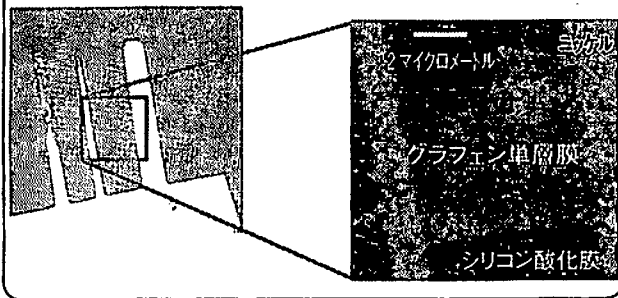
デバイス高速化に道

グラフェンFET 電子状態精密測定

高抵抗域形成を解明

東京大学放射光連携研究機構の尾嶋正治特任教授、東北大学電気通信研究所、東大工学部の共同研究グループは、グラフェンFET(電界効果トランジスタ)の電子状態を調べ、デバイスの性能劣化の原因とされる高抵抗領域の形成メカニズムを明らかにした。この知見を基にグラフェンの作製方法を変えれば、デバイスの高速化につながる電子移動度が従来比約4倍に向上する。成果は米物理学会誌「*Applied Physics Letters*」に近日中に掲載される。

グラフェンFETの
光学顕微鏡像と光電子顕微鏡像



電荷移動実証

尾嶋特任教授らは、永村直佳東北大学助教、堀場弘司高エネルギー加速器研究機構特任教授と共同で開発した、大型放射光施設「スプリング8」(兵庫県佐用町)の東大放射光アウトステーションに設置した3次元ナノESCA装置を使って、グラフェンFETの電子状態を世界最高精度である70 μ eV(ナノは10億分の1)の空間分解能で測定した。

3次元ナノESCA装置は物質の3次元方向の電子・化学状態を解析する走査型光電子顕微鏡。高輝度の放射光を円形回折格子で集光して軟X線ナノビームを作り、照射位置をスキャンすることで2次元方向に空間分解した光電子スペクトルを測定する。さらに光電子スペクトルの放出角度依存性を測定し、これを解析することにより深さ方向の情報を得る。

この装置を使ってグラフェンFETのニッケル電極とグラフェン単層膜との界面を詳細に調べたところ、グラフェンから電極に電荷が移動しており、界面でp型領域が形成されていることを突き止めた。これは高抵抗領域であり、デバイスの特性を劣化させる要因だと考えられていたが、実証したのは初めて。

さらに、この電荷移動はグラフェンとグラフェンを作製する下地のシリコン酸化膜との間にあるシリノール基によることが分かった。シリノール基のないシリコン酸化膜上にグラフェン単層膜を作製したところ、p型領域はほぼ形成されなかった。この作製法を採用すれば、FETの電子移動度を大幅に向上できることが報告されている。

東大など

グラフェンは2010年のノーベル物理学賞の受賞対象で、シリコンを超える高速デバイスの実現が期待されている。だが、従来の作製法では電極との界面にデバイスの特性劣化を引き起こす高抵抗領域が形成されてしまっており、その特性は未だ知られていない。